

Számítógép architektúrák záróvizsga-kérdések

2007. február

1. Az ILP feldolgozás fejlődése

1.1 ILP feldolgozási paradigmák

(Releváns paradigmák áttekintése, teljesítmény potenciáljuk, megjelenési sorrendjük és ennek okai)

1.2 Időben párhuzamos feldolgozás

(főbb fajtái, bevezetésük, kiváltott szűk keresztmetszetek és feloldásuk, futószalag processzorok, generációik)

1.3 VLIW processzorok

(Működési elvük, jellemzőik, előnyeik, hátrányaik, kereskedelmi rendszerek)

1.4 Szuperskalár processzorok

(Megjelenésük oka, bevezetésük, első generációs szuperskalárok jellemzői, és a jellemzők indokolása, a kiváltott feldolgozási szűk keresztmetszet és feloldása, 2. generációs szuperskalárok jellemzői, a kibocsájtási párhuzamosság kimerülése általános célú alkalmazásokban)

1.5 Az adatpárhuzamos végrehajtás

(főbb alternatívái, a SIMD utasítások, a 2.5 és a 3. generációs szuperskalárok főbb jellemzői, a kiváltott szűk keresztmetszetek és feloldásuk)

1.6 A processzorok fejlődésének áttekintése

(fejlődési scénáriók, a fejlődés fővonulata és a kiváltott technológiai innovációk, a fejlődés főbb jellemzői)

2. A processzorok fejlődésének korszakváltása

2.1. Az abszolút és a relatív processzor teljesítmény

(értelmezésük, viszonyuk, fejlődésük jellemző szakaszai)

2.2. A processzorok hatékonysága

(a fogalom értelmezése, a hatékonyság növekedésének jellemző szakaszai, ennek forrásai, ill. a stagnáció oka, a stagnáció által kiváltott fejlődési főirányok)

2.3. Az órafrekvencia agresszív növelése

(az órafrekvencia növelésének jellemző szakaszai, a növelés fő forrásai, a hatékonyság stagnálása által kiváltott gyors növelés következményei a RISC processzorokra nézve, a növelés korlátai)

2.4. A processzorok fejlődésének hatékonysági határa

(ennek alapvető oka és megnyilvánulási formái, hogyan változik az Intel és az AMD x86 családok hatékonysága az órajfrekvencia növelésekor, a két család tervezési filozófiájának összehasonlítása a hatékonyság szempontjából, a hatékonysági határ értelmezése)

2.5. Processzorok fejlődésének termikus határa

(a dinamikus és a statikus disszipáció értelmezése, arányváltozása, az összdisszipáció növekedése az órajfrekvencia növelésekor, a termikus határ értelmezése, megjelenése és következményei)

2.6. Processzorok fejlődésének határa a „skew”-növekedése miatt

(a „skew” értelmezése, növekedésének következményei)

2.7. EPIC architektúrák/processzorok

(értelmezésük, megjelenésük kiváltó oka, fontosabb implementációk, várható jövőjük)

3. Szuperskalár processzorok mikroarchitektúrája

(az utasítás feldolgozás szekvenciális konzisztenciája, mely vonatkozásokban biztosítandó?, a processzor konzisztencia biztosításának főbb alternatívái, a ROB, jellemzően mely processzor generációhoz köthető a ROB megjelenése?)

3.1. Utasításle hívás

(a mikroarchitektúra tervezési terének főbb dimenziói, az utasításle hívás általános sémája szekvenciális processzorokban, ill. elágazás becslést használó processzorokban, az utasításle hívás tervezési terének fő dimenziói)

3.2. Elágazásbecslés

(feltétlen ill. feltételes elágazások feldolgozásának alapproblémája futószalagokon, az elágazások, ill. teljesülésük gyakorisága, miért jelentett egyre jelentősebb problémát az elágazások hatékony kezelése a processzorok fejlődése során?, az elágazásbecslés tervezési terének főbb dimenziói)

3.3. Elágazásbecslési alapeljárások

(az alapeljárások áttekintése, melyek a legfontosabb lokális eljárások?, fejlődési sorrendjük, melyik szuperskalár generációban teljese dtek ki a lokális eljárások?)

3.4. A globális és a kombinált elágazásbecslési eljárások

(a globális alapeljárások, a kombinált eljárások elve, példák, jellemzően a szuperskalár processzorok hányadik generációja használja a globális ill. kombinált eljárásokat?)

3.5. A kiegészítő elágazásbecslési eljárások

(a főbb eljárások áttekintése, jellemzően a szuperskalár processzorok hányadik generációja használja a kiegészítő eljárásokat?)

3.6. Az elágazási cím elérése

(az alapeljárások áttekintése, jellemzően mely eljárásokat használják a 3. generációs szuperskalárok?)

3.7. Dekódolás I.

(szuperskalárok dekódolási eljárásainak áttekintése, az elődekódolás, ill. a CISC/RISC konverzió alapuló eljárások áttekintése)

3.8. Dekódolás II.

(a trace cache, ill. utasítás csoportosításon alapuló eljárások)

3.9. Utasítás várakoztatás I.

(célja, tervezési terének főbb dimenziói, mely szuperskalár generációhoz kötődik az utasítás várakoztatás bevezetése?)

3.10. Utasítás várakoztatás II.

(várakoztató pufferek főbb típusai, operandusz lehívási praktikák, a várakoztató pufferek kialakításának különbségei a kiküldéshez kötött ill. a kibocsátáshoz kötött lehívási politika esetén)

3.11. Regiszter átnevezés I.

(célja, elve, folyamatának főbb lépései, bevezetésük jellemzően mely szuperskalár generációhoz kötődik?)

3.12. Regiszter átnevezés II.

(átnevező regiszterek főbb típusai és állapotátmenet diagramjaik)

3.13. A szekvenciális konzisztencia megőrzése

(az utasítás feldolgozás szekvenciális konzisztenciája, mely vonatkozásokban biztosítandó?, a processzor konzisztencia biztosításának főbb alternatívái, a ROB, jellemzően mely processzor generációhoz köthető a ROB megjelenése?)

3.14. Processzor alapstruktúrák

(az alapstruktúrák értelmezése, levezetésük az utasításvárakoztatás, ill. a regiszter átnevezés tervezési teréből, az alapstruktúrák tervezési tere)

4. Többmagos processzorok

4.1. Többmagos processzorok általános kérdései

(megjelenésük főbb okai, makroarchitektúrájuk tervezési terének főbb dimenziói, a magszámok várható növekedési üteme)

4.2. L2 gyorsítótárak csatolása többmagos processzorokhoz

(a vonatkozó tervezési tér, az egyes dimenziók ill. a felismerhető trendek bemutatása, példák)

4.3. L3 gyorsítótárak csatolása többmagos processzorokhoz

(a vonatkozó tervezési tér, az egyes dimenziók ill. a felismerhető trendek bemutatása, példák)

4.4. Az I/O-s és a memória csatolása többmagos processzorokhoz

(a vonatkozó tervezési tér, az egyes dimenziók ill. a felismerhető trendek bemutatása, példák)

5. Többszálú processzorok

5.1. Többszálú processzorok általános kérdései

(bevezetésük oka/célja, a szálak értelmezése, jellemzőik, a szálkezelés főbb feladatai, a többszálú feldolgozás alapvető megvalósítási lehetőségei, többszálú processzorok többletkomplexitás igénye, a teljesítmény növekedés várható értéktartománya, többszálú processzorok ígéretes alkalmazási területei)

5.2. Többszálú processzorok megvalósítása

(alapul vehető processzortípusok, szálak lehetséges ütemezési stratégiái, milyen okokból válik szükségessé többlet hardver igény, az egy- és többszálas működési mód célja, megvalósítási alternatívái)

5.3. Finoman szemcsézett többszálas processzorok (SUN UltraSPARC T1)

(gazdasági célú szerver alkalmazások jellemzői, a többszálú megvalósítás kapcsolódó előnye, a T1 felépítése (rajz alapján), főbb jellemzői, szálváltási politika)

5.4. Többszálú SMT-processzorok

(SMT-processzorok jellemző megvalósítása, melyek a legismertebb SMT-processzorok, bemutatásuk (rajzok alapján))

6. Rendszer architektúrák

6.1. A rendszer architektúrák

(a fogalom értelmezése, melyek voltak a PC rendszerarchitektúrák fejlődésének főbb lépései és kiváltó okai?)

6.2. Buszok fejlődése

(a rendszerbusz fejlődésének főbb jellemzői, mely periféria-buszok megjelenése kapcsolható a 2.5 ill. 3. generációs szuperskalárokhoz, mely periféria buszok megjelenése célozza a „skew” miatti frekvencia-korlátok eliminálását?)

6.3. Rendszer architektúrák sávszélesség kérdései

(tipikus asztali-, ill. szerver rendszer architektúrák sávszélesség kérdései (az előadásban bemutatott rajzok ill. táblázatok alapján))

7. Alaplapok

7.1. Alaplapok általános kérdései

(a PC-k fejlődésének mely mozzanataihoz köthető az első alaplaptípusok megjelenése?, a fontosabb alaplaptípusok megjelenésének kronológiai megjelenésük okai/céljai?, a processzorok fejlődésének mely mérföldkövei kapcsolódnak az egyes alaplap típusok megjelenéséhez?)

7.2. Alaplapok megvalósítása

(mutassa be a periféria buszok fejlődését a fontosabb alaplap típusok fejlődésére vetítve, kitérve az alábbiakra; a PCI busz megjelenési ideje a fontosabb alaplap típusok megjelenési idősorához viszonyítva, hányadik szuperskalár generáció megjelenéséhez köthető egyrészt a DIMM/168 memória modulok, az ATA, az USB busz és az ATX szabvány megjelenése, másrészt mely szuperskalár generációk megjelenéséhez köthető a hub architektúra, az AGP és az AC'97 buszok megjelenése, ennek indoka?, mely Intel P4 mag megjelenésével esik egybe a BTX alaplap típus (és a PCI Express busz) megjelenése, ennek indoka)